

Rec'd PCT 01 OCT 2004

0510087

PCT/JP03/04859

日本国特許庁
JAPAN PATENT OFFICE

16.04.03

BEST AVAILABLE COPY

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

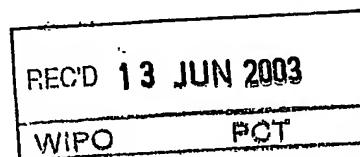
2002年 4月17日

出願番号
Application Number:

特願2002-115010

[ST.10/C]:

[JP2002-115010]



出願人
Applicant(s):

ソニー株式会社

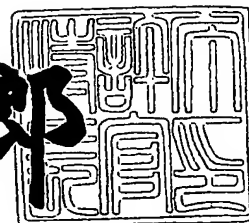
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 5月27日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3038845

【書類名】 特許願

【整理番号】 0290002003

【提出日】 平成14年 4月17日

【あて先】 特許庁長官殿

【国際特許分類】 G11C 11/15

【発明者】

 【住所又は居所】 福岡県福岡市早良区百道浜2丁目3番2号 ソニーセミ
コンダクタ九州株式会社内

 【氏名】 森山 勝利

【発明者】

 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

 【氏名】 肥後 豊

【特許出願人】

 【識別番号】 000002185

 【氏名又は名称】 ソニー株式会社

【代理人】

 【識別番号】 100114661

 【弁理士】

 【氏名又は名称】 内野 美洋

【選任した代理人】

 【識別番号】 100080160

 【弁理士】

 【氏名又は名称】 松尾 憲一郎

【手数料の表示】

 【予納台帳番号】 156525

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

【書類名】 明細書

【発明の名称】 抵抗変化記憶素子を用いた記憶装置及び同装置の参照抵抗値決定方法

【特許請求の範囲】

【請求項 1】 記憶する 2 種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子を用いた記憶装置において、

参照抵抗素子の抵抗値を変更できるべく構成したことを特徴とする抵抗変化記憶素子を用いた記憶装置。

【請求項 2】 記憶する 2 種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子を用いた記憶装置において、

2 つの異なる電位に設定された基準電位端子間に、抵抗素子と参照抵抗素子とを直列接続してなる参照回路と、抵抗素子と抵抗変化記憶素子とを直列接続してなる記憶回路とを並列接続し、しかも、参照抵抗素子は、抵抗値を変更できるべく構成したことを特徴とする抵抗変化記憶素子を用いた記憶装置。

【請求項 3】 前記記憶回路の抵抗素子は、抵抗値を変更できるべく構成したことを特徴とする請求項 2 記載の抵抗変化記憶素子を用いた記憶装置。

【請求項 4】 前記参照回路の抵抗素子は、抵抗値を記憶回路の抵抗素子の抵抗値と同一の抵抗値に変更できるべく構成したことを特徴とする請求項 2 又は請求項 3 記載の抵抗変化記憶素子を用いた記憶装置。

【請求項 5】 前記参照回路の抵抗素子と参照抵抗素子との接続部の電位を参照電位とし、記憶回路の抵抗素子と抵抗変化記憶素子との接続部の電位を記憶電位とし、参照電位と記憶電位とを比較して、記憶電位が参照電位よりも高い場合には抵抗変化記憶素子の抵抗状態を高抵抗状態と判定し、一方、記憶電位が参照電位よりも低い場合には抵抗変化記憶素子の抵抗状態を低抵抗状態と判定すべく構成したことを特徴とする請求項 2 ～請求項 4 のいずれかに記載の抵抗変化記憶セルを用いた記憶装置。

【請求項 6】 記憶する 2 種類のデータに応じて抵抗値が参照抵抗値よりも

高くなる高抵抗状態と抵抗値が参照抵抗値よりも低くなる低抵抗状態とに変化する複数の抵抗変化記憶素子を用いた記憶装置において、

抵抗変化記憶素子の高抵抗状態での最も低い抵抗値と低抵抗状態での最も高い抵抗値との間の抵抗値を参照抵抗値に決定することを特徴とする抵抗変化記憶素子を用いた記憶装置の参照抵抗値決定方法。

【請求項 7】 複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について高抵抗状態での最も低い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、

残りの抵抗変化記憶素子について、高抵抗状態での抵抗値が前記仮の参照抵抗値よりも低いと判定される抵抗変化記憶素子の抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値とし、

一方、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について低抵抗状態での最も高い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、

残りの抵抗変化記憶素子について、低抵抗状態での抵抗値が前記仮の参照抵抗値よりも高いと判定される抵抗変化記憶素子の抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値とし、

前記高抵抗状態における最低抵抗値と低抵抗状態における最高抵抗値との間の抵抗値を参照抵抗値に決定することを特徴とする抵抗変化記憶素子を用いた記憶装置の参照抵抗値決定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、抵抗変化記憶素子を用いた記憶装置及び同装置の参照抵抗値決定方法に関するものである。

【0002】

【従来の技術】

近年、コンピュータの記憶媒体としては、高速に書込みが可能で、書込み回数に制限がなく、しかも、不揮発性のものが望まれており、これらの性能を有する記憶媒体として、固定磁化層と自由磁化層とをトンネル障壁層を介して積層する

ことによって形成した強磁性トンネル接合素子が注目されている。

【0003】

かかる強磁性トンネル接合素子は、自由磁化層を固定磁化層の磁化方向と同一方向に磁化した場合にはトンネル障壁層での抵抗値が参照する抵抗素子（参照抵抗素子）の抵抗値（参照抵抗値）よりも低くなる一方、自由磁化層を固定磁化層の磁化方向と反対方向に磁化した場合にはトンネル障壁層での抵抗値が参照抵抗値よりも高くなるといった特性を有している。

【0004】

そして、強磁性トンネル接合素子は、自由磁化層での磁化方向に応じてトンネル障壁層での抵抗値が異なるといった上記の特性を利用して、自由磁化層を固定磁化層の磁化方向と同一方向に磁化するか或いは自由磁化層を固定磁化層の磁化方向と反対方向に磁化するかによって2つの異なる磁化方向の状態を形成し、かかる2つの異なる磁化方向の状態を「0」又は「1」のデータに対応させることによって、強磁性トンネル接合素子にデータを記憶するようにしたものである。

【0005】

このように、強磁性トンネル接合素子は、記憶する2種類のデータに応じて抵抗値が参照抵抗素子の抵抗値よりも高くなる高抵抗状態と抵抗値が参照抵抗素子の抵抗値よりも低くなる低抵抗状態とに変化する抵抗変化記憶素子として機能している。

【0006】

かかる抵抗変化記憶素子を記憶媒体として用いた記憶装置は、抵抗変化記憶素子が2種類のデータのいずれのデータを記憶しているかを判定することによって、抵抗変化記憶素子からデータを読出すようにしており、そのためには、抵抗変化記憶素子が高抵抗状態となっているか或いは低抵抗状態となっているかを判定する必要がある。

【0007】

このように抵抗変化記憶素子の抵抗状態が高抵抗状態か低抵抗状態かを判定する記憶装置としては、従来より以下に説明する2種類の構造のものが知られていた。

【 0 0 0 8 】

すなわち、従来の第 1 の記憶装置は、1 個のデータを記憶するためにメインとなる素子とサブとなる素子との一対（2 個）の抵抗変化記憶素子を同一半導体基板上に形成し、メインとなる抵抗変化記憶素子を記憶すべきデータに対応させた抵抗状態にするとともに、サブとなる抵抗変化記憶素子をメインとなる抵抗変化記憶素子と反対の抵抗状態とし、これらの 2 個の抵抗変化記憶素子の抵抗値を比較することにより、メインの抵抗変化記憶素子の抵抗値がサブの抵抗変化記憶素子の抵抗値よりも高い場合にはメインの抵抗変化記憶素子が高抵抗状態となっていると判定する一方、メインの抵抗変化記憶素子の抵抗値がサブの抵抗変化記憶素子の抵抗値よりも低い場合にはメインの抵抗変化記憶素子が低抵抗状態となっていると判定するように構成していた。

【 0 0 0 9 】

また、従来の第 2 の記憶装置は、複数の抵抗変化記憶素子に対して 1 個の参照抵抗素子を同一半導体基板上に形成し、同参照抵抗素子の抵抗値を抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗値との間の抵抗値に設定しておき、抵抗変化記憶素子の抵抗値が参照抵抗素子の抵抗値よりも高い場合には抵抗変化記憶素子が高抵抗状態にあると判定する一方、抵抗変化記憶素子の抵抗値が参照抵抗素子の抵抗値よりも低い場合には抵抗変化記憶素子が低抵抗状態にあると判定するように構成していた。

【 0 0 1 0 】

【発明が解決しようとする課題】

ところが、上記従来の第 1 の記憶装置にあつては、1 個のデータを記憶するためにメインとなる抵抗変化記憶素子とサブとなる抵抗変化記憶素子との 2 個の抵抗変化記憶素子を同一半導体基板上に形成しなければならないことから、半導体基板上に形成する抵抗変化記憶素子の個数が倍増してしまい、記憶装置が大型化するとともに、多数の抵抗変化記憶素子を精度よく製造しなければならず、製造コストが増大していた。

【 0 0 1 1 】

また、上記従来の第 2 の記憶装置にあつては、製造プロセスによって抵抗変化

記憶素子の高抵抗状態や低抵抗状態での抵抗値に個体差が生じやすく、しかも、両抵抗値に大きな差がないことから、抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗値との間の抵抗値となるように参照抵抗素子の抵抗値を設計段階で予め設定しておくことは非常に困難であった。

【0012】

また、参照抵抗素子の抵抗値自体も製造プロセスによって個体差が生じやすいことから、参照抵抗素子の抵抗値が抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗値との間の抵抗値にならない場合もあり、その場合には、抵抗変化記憶素子の記憶状態を誤って判定してしまい、抵抗変化記憶素子から記憶したデータを正確に読出すことができなくなるおそれがあった。

【0013】

そこで、本発明では、半導体基板上に形成する抵抗変化記憶素子の個数を増大させないために、上記従来の第2の記憶装置のように参照抵抗素子を用いた構成とし、しかも、抵抗変化記憶素子や参照抵抗素子の抵抗値に個体差が生じても抵抗変化記憶素子から記憶したデータを正確に読み出すことができるようにするために、参照抵抗素子の抵抗値を変更することができる記憶装置を提供することを目的としている。

【0014】

【課題を解決するための手段】

すなわち、本発明では、記憶する2種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子を用いた記憶装置において、参照抵抗素子の抵抗値を変更できるべく構成することにした。

【0015】

また、記憶する2種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子を用いた記憶装置において、2つの異なる電位に設定された基準電位端子間に、抵抗素子と参照抵抗素子とを直列接続してなる参照回路と、抵抗素子と抵抗変化記憶素子とを直列接続してなる記憶回路とを並列

接続し、しかも、参照抵抗素子は、抵抗値を変更できるべく構成することにした。

【0016】

また、前記記憶回路の抵抗素子は、抵抗値を変更できるべく構成することにした。

【0017】

また、前記参照回路の抵抗素子は、抵抗値を記憶回路の抵抗素子の抵抗値と同一の抵抗値に変更できるべく構成することにした。

【0018】

また、前記参照回路の抵抗素子と参照抵抗素子との接続部の電位を参照電位とし、記憶回路の抵抗素子と抵抗変化記憶素子との接続部の電位を記憶電位とし、参照電位と記憶電位とを比較して、記憶電位が参照電位よりも高い場合には抵抗変化記憶素子の抵抗状態を高抵抗状態と判定し、一方、記憶電位が参照電位よりも低い場合には抵抗変化記憶素子の抵抗状態を低抵抗状態と判定すべく構成することにした。

【0019】

また、記憶する2種類のデータに応じて抵抗値が参照抵抗値よりも高くなる高抵抗状態と抵抗値が参照抵抗値よりも低くなる低抵抗状態とに変化する複数の抵抗変化記憶素子を用いた記憶装置において、抵抗変化記憶素子の高抵抗状態での最も低い抵抗値と低抵抗状態での最も高い抵抗値との間の抵抗値を参照抵抗値に決定することにした。

【0020】

また、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について高抵抗状態での最も低い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、高抵抗状態での抵抗値が前記仮の参照抵抗値よりも低いと判定される抵抗変化記憶素子の抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値とし、一方、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について低抵抗状態での最も高い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、低抵抗状態

での抵抗値が前記仮の参照抵抗値よりも高いと判定される抵抗変化記憶素子の抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値とし、前記高抵抗状態における最低抵抗値と低抵抗状態における最高抵抗値との間の抵抗値を参照抵抗値に決定することにした。

【0021】

【発明の実施の形態】

本発明に係る記憶装置は、記憶する2種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子（例えば、強磁性トンネル接合素子）を用いた記憶装置である。

【0022】

そして、2つの異なる電位に設定された基準電位端子間に、抵抗素子と参照抵抗素子とを直列接続してなる参照回路と、抵抗素子と抵抗変化記憶素子とを直列接続してなる記憶回路とを並列接続したものである。

【0023】

しかも、参照抵抗素子は、抵抗値を変更できるように構成したものである。

【0024】

そのため、簡単かつ安価な回路構成でありながら、抵抗変化記憶素子の抵抗値に個体差が生じても抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗素子の間に参照抵抗素子の抵抗値を変更することによって、抵抗変化記憶素子の記憶状態を正確に判定することができ、抵抗変化記憶素子に記憶したデータを正確に読出すことができるものである。

【0025】

特に、記憶回路の抵抗素子の抵抗値を変更できるようにした場合には、記憶回路の抵抗素子の抵抗値を増減することで抵抗変化記憶素子に印加される電圧を増減することができ、抵抗変化記憶素子に印加される電圧を最適な電圧に調整することができ、抵抗変化記憶素子の長寿命化を図ることができるものである。

【0026】

また、参照回路の抵抗素子の抵抗値を記憶回路の抵抗素子の抵抗値と同一の抵

抗値に変更できるようにした場合には、抵抗変化記憶素子に印加される電圧と参照抵抗素子に印加される電圧とを同一にすることによって、参照抵抗素子の抵抗値がそのまま抵抗変化記憶素子の抵抗値となり、参照抵抗素子の抵抗値を測定すれば抵抗変化記憶素子の抵抗値を測定したことになり、抵抗変化記憶素子の抵抗値を間接的に測定することができ、これにより、抵抗変化記憶素子での記憶状態を直ちに判定することができるものである。

【0027】

また、参照回路の抵抗素子と参照抵抗素子との接続部の電位を参照電位とし、記憶回路の抵抗素子と抵抗変化記憶素子との接続部の電位を記憶電位とし、参照電位と記憶電位とを比較して、記憶電位が参照電位よりも高い場合には抵抗変化記憶素子の抵抗状態を高抵抗状態と判定し、一方、記憶電位が参照電位よりも低い場合には抵抗変化記憶素子の抵抗状態を低抵抗状態と判定することによって、参照電位と記憶電位との電位差から抵抗変化記憶素子での抵抗状態を判定することができ、抵抗変化記憶素子での抵抗状態の判定を比較的簡単かつ安価な回路構成で行うことができるものである。

【0028】

また、抵抗変化記憶素子の高抵抗状態での抵抗値のうち最も低い抵抗値と低抵抗状態での抵抗値のうち最も高い抵抗値との間の抵抗値に参照抵抗値を決定することにした場合には、抵抗変化記憶素子の抵抗値に個体差が生じても抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗値の間に参照抵抗素子の抵抗値を設定することができ、これにより、抵抗変化記憶素子の記憶状態を正確に判定することができ、抵抗変化記憶素子に記憶したデータを正確に読出すことができるものである。

【0029】

また、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について高抵抗状態での最も低い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、高抵抗状態での抵抗値が前記仮の参照抵抗値よりも低いと判定される抵抗変化記憶素子の抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値とし、一方、複数の抵抗変化記憶素子のうちの一部

の抵抗変化記憶素子について低抵抗状態での最も高い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、低抵抗状態での抵抗値が前記仮の参照抵抗値よりも高いと判定される抵抗変化記憶素子の抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値とし、前記高抵抗状態における最低抵抗値と低抵抗状態における最高抵抗値との間の抵抗値を参照抵抗値に決定した場合には、参照抵抗値を決定するまでに要する抵抗変化記憶素子の抵抗値の検出回数を低減することができ、短時間で参照抵抗値を決定することができるものである。

【0030】

以下に、本発明の具体的な実施の形態について図面を参照しながら説明する。

【0031】

本発明に係る記憶装置1は、図1に示すように、2つの異なる電位に設定された基準電位端子としての電源端子VDDと接地端子GNDとの間に、第1の抵抗素子2と参照抵抗素子3とを直列接続することによって構成した参照回路4と、第2の抵抗素子5と抵抗変化記憶素子6としての強磁性トンネル接合素子とを直列接続することによって構成した記憶回路7とを並列接続している。

【0032】

また、記憶装置1は、参照回路4を構成する第1の抵抗素子2と参照抵抗素子3との接続部に参照電位端子8を接続するとともに、記憶回路7を構成する第2の抵抗素子5と抵抗変化記憶素子6との接続部に記憶電位端子9を接続している。ここで、参照電位端子8の電位、すなわち、第1の抵抗素子2と参照抵抗素子3との接続部の電位を参照電位と呼び、また、記憶電位端子9の電位、すなわち、第2の抵抗素子5と抵抗変化記憶素子6との接続部の電位を記憶電位と呼ぶ。

【0033】

上記構成の記憶装置1において、第1の抵抗素子2と第2の抵抗素子5は、2端間で電圧降下を生じさせる抵抗を有するものであればよく、1個の抵抗部品からなるものでもよく、また、複数個の抵抗部品を直列・並列に接続したものでもよく、さらには、トランジスタのON抵抗を利用したものでもよい。

【0034】

また、抵抗変化記憶素子6は、記憶する2種類のデータ（例えば、「0」又は「1」）に応じて参照抵抗素子3の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに抵抗状態が変化するものをいい、例えば、強磁性トンネル接合素子が該当する。

【0035】

また、参照抵抗素子3は、抵抗値を変更できるように構成したものであり、2端間で電圧降下を生じさせる抵抗を有するものであればよく、1個の可変抵抗部品からなるものでもよく、また、複数の可変抵抗部品を直列・並列に接続したものでよく、さらには、トランジスタのゲートに印加する電圧によってトランジスタのON抵抗を可変としたものであってもよい。

【0036】

上記構成の記憶回路1において、参照電位端子8と接地端子GNDとの間の抵抗値を直接測定すれば、その抵抗値は、抵抗変化記憶素子6の抵抗値になる。すなわち、参照電位端子8と接地端子GNDとの間の抵抗値を直接測定することによって、抵抗変化記憶素子6の抵抗値が測定でき、かかる抵抗値と参照抵抗値とを比較することによって抵抗変化記憶素子6が高抵抗状態にあるか又は低抵抗状態にあるかを判断することができる。

【0037】

また、抵抗変化記憶素子6の抵抗値は、直接測定しなくても、間接的に測定することもできる。すなわち、第1の抵抗素子2の抵抗値と第2の抵抗素子5の抵抗値とを同一にしておき、参照電位と記憶電位とが同一となるように参照抵抗素子3の抵抗値を調整すれば、そのときの参照抵抗素子3の抵抗値がそのまま抵抗変化記憶素子6の抵抗値となるので、参照抵抗素子3の抵抗値を測定することによって抵抗変化記憶素子6の抵抗値を間接的に測定することができる。また、第1の抵抗素子2の抵抗値と第2の抵抗素子5の抵抗値とを同一にしておかなくても、参照電位と記憶電位とが同一となるように参照抵抗素子3の抵抗値を調整し、そのときの参照抵抗素子3の抵抗値と第1の抵抗素子2の抵抗値との比と第2の抵抗素子5の抵抗値とから抵抗変化記憶素子6の抵抗値を算出することができ、これによっても抵抗変化記憶素子6の抵抗値を間接的に測定することができる。

【0038】

このように、抵抗変化記憶素子6の抵抗値を直接的に測定しなくても、参照電位と記憶電位とから抵抗変化記憶素子6の抵抗値を間接的に測定することができることから、抵抗変化記憶素子6の高抵抗状態での抵抗値と低抵抗状態での抵抗値との間の抵抗値となるように参照抵抗素子3の抵抗値を設定しておけば、参照電位と記憶電位とを比較することによって抵抗変化記憶素子6の記憶状態が高抵抗状態なのか低抵抗状態なのかを判定することができる。

【0039】

すなわち、参照電位よりも記憶電位のほうが高い場合には、参照抵抗素子3の抵抗値よりも抵抗変化記憶素子6の抵抗値のほうが高いことになり、抵抗変化記憶素子6の抵抗状態が高抵抗状態であると判定でき、一方、参照電位よりも記憶電位のほうが低い場合には、参照抵抗素子3の抵抗値よりも抵抗変化記憶素子6の抵抗値のほうが低いことになり、抵抗変化記憶素子6の抵抗状態が低抵抗状態であると判定できる。

【0040】

したがって、図2に示すように、参照電位端子8と記憶電位端子9とにセンスアンプ10を接続し、同センスアンプ10で参照電位と記憶電位とを比較し、参照電位よりも記憶電位のほうが高い場合には、センスアンプ10の出力端子11に「H (High) 信号」を出力し、一方、参照電位よりも記憶電位のほうが低い場合には、センスアンプ10の出力端子11に「L (Low) 信号」を出力するように構成しておけば、センスアンプ10の出力端子11に出力される出力信号によって抵抗変化記憶素子6の抵抗状態が高抵抗状態なのか低抵抗状態なのかがわかり、これにより、抵抗変化記憶素子6に記憶されているデータを抵抗変化記憶素子6から読出したことになる。

【0041】

以上に説明したように、上記記憶装置1では、参照抵抗素子3の抵抗値を変更できるように構成しているため、抵抗変化記憶素子6の抵抗値に個体差が生じても抵抗変化記憶素子6の高抵抗状態での抵抗値と低抵抗状態での抵抗素子の間に

参照抵抗素子 3 の抵抗値を変更することによって、簡単かつ安価な回路構成でありながら、抵抗変化記憶素子 6 の記憶状態を正確に判定することができ、抵抗変化記憶素子 6 に記憶したデータを正確に読出すことができる。

【 0 0 4 2 】

上記記憶装置 1 では、記憶回路 7 を構成する第 2 の抵抗素子 5 の抵抗値を固定値としているが、かかる第 2 の抵抗素子 5 の抵抗値を変更できるように構成してもよい。

【 0 0 4 3 】

すなわち、図 3 は、第 2 の抵抗素子 5a の抵抗値を可変とした場合の記憶装置 1a の回路図であり、かかる記憶装置 1a では、第 2 の抵抗素子 5a の抵抗値を変更することができるようにしている。

【 0 0 4 4 】

ここで、第 2 の抵抗素子 5a は、1 個の可変抵抗部品からなるものでもよく、また、複数の可変抵抗部品を直列・並列に接続したものでもよく、さらには、トランジスタのゲートに印加する電圧によってトランジスタの ON 抵抗を可変としたものであってもよい。

【 0 0 4 5 】

このように、第 2 の抵抗素子 5a の抵抗値を可変とした場合には、第 2 の抵抗素子 5a の抵抗値を変更することによって抵抗変化記憶素子 6 に印加される電圧を増減することができ、これにより、抵抗変化記憶素子 6 に印加される電圧を最適な電圧に調整することができて、抵抗変化記憶素子 6 の長寿命化を図ることができる。

【 0 0 4 6 】

また、参照回路 4 を構成する第 1 の抵抗素子 2 の抵抗値も、上記記憶装置 1 のように固定値とした場合に限られず、可変としてもよい。

【 0 0 4 7 】

すなわち、図 4 は、参照回路 4b を構成する第 1 の抵抗素子 2b の抵抗値と記憶回路 7b を構成する第 2 の抵抗素子 5b の抵抗値と可変とした場合の記憶装置 1b の回路図であり、かかる記憶装置 1b では、第 1 の抵抗素子 2b と第 2 の抵抗素子 5b とに制

制御部12を抵抗制御信号線13を介して接続し、制御部12から発せられる抵抗制御信号によって第1の抵抗素子2bの抵抗値と第2の抵抗素子5bの抵抗値とを同一抵抗値に変更することができるようにしている。

【0048】

また、本記憶装置1bでは、参照抵抗素子3bに制御部12を参照抵抗制御信号線14を介して接続し、制御部12から発せられる参照抵抗制御信号によって参照抵抗素子3bの抵抗値を変更することができるようにしている。

【0049】

さらに、本記憶装置1bでは、参照電位端子8と記憶電位端子9とに制御部12を接続して、制御部12にて参照電位と記憶電位とを比較し、抵抗変化記憶素子6の記憶状態を判定するようにしている。

【0050】

このように、第1の抵抗素子2bの抵抗値を第2の抵抗素子5bの抵抗値と同一の抵抗値に変更できるようにした場合には、抵抗変化記憶素子6に印加される電圧と参照抵抗素子3bに印加される電圧とが同一になるように参照抵抗素子3bの抵抗値を調整することによって、参照抵抗素子3bの抵抗値がそのまま抵抗変化記憶素子6の抵抗値となり、参照抵抗素子3bの抵抗値を測定すれば抵抗変化記憶素子6の抵抗値を測定したことになり、抵抗変化記憶素子6の抵抗値を間接的に測定することができ、これにより、抵抗変化記憶素子6での記憶状態を直ちに判定することができる。

【0051】

上記した記憶装置1, 1a, 1bでは、説明を簡単にするために抵抗変化記憶素子6を1個だけ用いた構成としたが、通常は複数の抵抗変化記憶素子6が用いられる。

【0052】

すなわち、図5は、複数の抵抗変化記憶素子6を用いた記憶装置1cの回路図であり、かかる記憶装置1cでは、複数の抵抗変化記憶素子6に行アドレスデコーダ15と列アドレスデコーダ16とをそれぞれ接続し、これらの行アドレスデコーダ15及び列アドレスデコーダ16に制御部12をアドレス信号線17, 18を介して接続し、

制御部12から発せられるアドレス信号に基づいて行アドレスデコーダ15と列アドレスデコーダ16とで複数の抵抗変化記憶素子6のうちから1個の抵抗変化記憶素子6を選択し、かかる1個の抵抗変化記憶素子6だけが導通状態となるようにしている。

【0053】

また、本記憶装置1cでは、参照回路4cを構成する第1の抵抗素子2c及び記憶回路7cを構成する第2の抵抗素子5cとしてpMOSトランジスタを用い、参照抵抗素子3cとしてnMOSトランジスタを用い、さらには、抵抗制御信号線13c及び参照抵抗制御信号線14cの中途部に複数ビットのデジタル制御信号を各トランジスタのゲート電圧に変換する変換器19,20としてのD/Aコンバータを介設している。

【0054】

そして、本記憶装置1cでは、制御部12から発せられる抵抗制御信号に基づいて変換器19で第1の抵抗素子2cと第2の抵抗素子5cであるpMOSトランジスタのゲート電圧を変更し、これにより、両トランジスタのON抵抗を変更するようにし、一方、制御部12から発せられる参照抵抗制御信号に基づいて変換器20で参照抵抗素子3cであるnMOSトランジスタのゲート電圧を変更し、これにより、nMOSトランジスタのON抵抗を変更するようにしている。

【0055】

なお、本記憶装置1cでは、第1の抵抗素子2c、第2の抵抗素子5c、及び参照抵抗素子3cに制御部12を接続して、制御部12で各抵抗素子2c,3c,5cの抵抗値を変更するようにしているが、記憶装置1cの外部から各抵抗素子2c,3c,5cの抵抗値を変更できるようにしてもよい。

【0056】

本記憶装置1cでは、複数の抵抗変化記憶素子6を用いているが、このように抵抗変化記憶素子6を複数用いた場合には、図6に示すように、予め全ての抵抗変化記憶素子6の高抵抗状態における抵抗値と低抵抗状態における抵抗値とを測定して抵抗値の分布を求めておき、全ての抵抗変化記憶素子6の高抵抗状態における抵抗値のうち最も低い抵抗値（最低抵抗値 R_{min} ）と低抵抗状態における抵抗値のうち最も高い抵抗値（最高抵抗値 R_{max} ）との間の抵抗値に参照抵抗素子3cの

抵抗値（参照抵抗値 R_{ref} ）を設定すれば、一つの参照抵抗値 R_{ref} を用いて全ての抵抗変化記憶素子 6 の抵抗状態を判定することができる。

【0057】

或いは、全ての抵抗変化記憶素子 6 を複数のグループに分け、各グループごとに参照抵抗値 R_{ref} を求め、各グループごとの参照抵抗値 R_{ref} を用いてそのグループに属する抵抗変化記憶素子 6 の抵抗状態を判定するようにしてもよい。

【0058】

さらには、各抵抗変化記憶素子 6 の高抵抗状態における抵抗値と低抵抗状態における抵抗値とを測定し、両抵抗値の間の抵抗値をその抵抗変化記憶素子 6 の参照抵抗値 R_{ref} として記憶しておくことによって、各抵抗変化記憶素子 6 ごとに参照抵抗値 R_{ref} を異ならせ、それぞれの参照抵抗値 R_{ref} を用いて各抵抗変化記憶素子 6 の抵抗状態を判定するようにしてもよい。

【0059】

上記したように、予め全ての抵抗変化記憶素子 6 の高抵抗状態における抵抗値と低抵抗状態における抵抗値とを測定し、全ての抵抗変化記憶素子 6 の高抵抗状態における抵抗値のうち最も低い抵抗値と低抵抗状態における抵抗値のうち最も高い抵抗値との間の抵抗値に参照抵抗値 R_{ref} を決定すれば、抵抗変化記憶素子 6 の抵抗値に個体差が生じても抵抗変化記憶素子 6 の高抵抗状態での抵抗値と低抵抗状態での抵抗値の間に参照抵抗素子 3c の抵抗値を設定することができ、これにより、抵抗変化記憶素子 6 の記憶状態を正確に判定することができ、抵抗変化記憶素子 6 に記憶したデータを正確に読出すことができる。

【0060】

しかしながら、全ての抵抗変化記憶素子 6 の高抵抗状態における抵抗値と低抵抗状態における抵抗値とを測定するには多大な時間や煩雑な操作を要する。

【0061】

そこで、短時間かつ簡単な操作で全ての抵抗変化記憶素子 6 の高抵抗状態における抵抗値のうち最も低い抵抗値と低抵抗状態における抵抗値のうち最も高い抵抗値との間の抵抗値に参照抵抗値 R_{ref} を決定する 2 種類の方法について、以下に説明する。なお、以下の説明では、記憶装置 1c を用いている。

【0062】

まず、第1の参照抵抗値決定方法について、図7を参照しながら説明する。

【0063】

第1の参照抵抗値決定方法では、図7に示すように、まず、全ての抵抗変化記憶素子6を高抵抗状態にする（ステップS1）。

【0064】

次に、参照抵抗素子3cの抵抗値を設定できる最高の抵抗値に初期設定する（ステップS2）。かかる初期設定は、制御部12から発せられる参照抵抗制御信号に基づいて変換器20で参照抵抗素子3cであるnMOSトランジスタのゲート電圧を変更し、これにより、nMOSトランジスタのON抵抗を変更することによって行う。

【0065】

次に、全ての抵抗変化記憶素子6のうちから順に1個の抵抗変化記憶素子6を選択する（ステップS3）。かかる抵抗変化記憶素子6の選択は、制御部12から発せられるアドレス信号に基づいて行アドレスデコーダ15と列アドレスデコーダ16とで複数の抵抗変化記憶素子6のうちから1個の抵抗変化記憶素子6を選択することによって行う。

【0066】

次に、選択された1個の抵抗変化記憶素子6について、参照電位と記憶電位とを比較する（ステップS4）。かかる電位の比較は、制御部12において行う。

【0067】

そして、参照電位よりも記憶電位のほうが低い場合には、参照電位と記憶電位とが同一になるように参照抵抗素子3cの抵抗値を低下させる（ステップS5）。かかる参照抵抗素子3cの抵抗値の低下は、制御部12において参照電位と記憶電位とを比較しながら制御部12から発せられる参照抵抗制御信号によって徐々に参照抵抗素子3cの抵抗値を低下させていく処理を、参照電位と記憶電位とが同一となるまで続けることによって行う。

【0068】

一方、参照電位よりも記憶電位のほうが高い場合には、参照抵抗素子3cの抵抗値を変更しない。

【0069】

上記ステップS3～ステップS5を全ての抵抗変化記憶素子6について行う（ステップS6）。

【0070】

上記ステップS3～ステップS5を全ての抵抗変化記憶素子6について行うと、最終的には、参照抵抗素子3cの抵抗値が全ての抵抗変化記憶素子6のうちで最も低い高抵抗状態での抵抗値に設定されることになる。これは、上記ステップS5の処理を行うたびに、参照抵抗素子3cの抵抗値がそれまでに選択された抵抗変化記憶素子6のうちで最も低い高抵抗状態での抵抗値に変更されていくからである。

【0071】

そこで、全ての抵抗変化記憶素子6について上記ステップS3～S5を行った場合には、その時点での参照抵抗素子3cの抵抗値を高抵抗状態での最低抵抗値 R_{min} として制御部12で記憶しておく（ステップS7）。

【0072】

次に、全ての抵抗変化記憶素子6を低抵抗状態にする（ステップS8）。

【0073】

次に、参照抵抗素子3cの抵抗値を設定できる最低の抵抗値に初期設定する（ステップS9）。かかる初期設定は、制御部12から発せられる参照抵抗制御信号に基づいて変換器20で参照抵抗素子3cであるnMOSトランジスタのゲート電圧を変更し、これにより、nMOSトランジスタのON抵抗を変更することによって行う。

【0074】

次に、全ての抵抗変化記憶素子6のうちから順に1個の抵抗変化記憶素子6を選択する（ステップS10）。かかる抵抗変化記憶素子6の選択は、制御部12から発せられるアドレス信号に基づいて行アドレスデコーダ15と列アドレスデコーダ16とで複数の抵抗変化記憶素子6のうちから1個の抵抗変化記憶素子6を選択することによって行う。

【0075】

次に、選択された1個の抵抗変化記憶素子6について、参照電位と記憶電位と

を比較する（ステップS11）。かかる電位の比較は、制御部12において行う。

【0076】

そして、参照電位よりも記憶電位のほうが高い場合には、参照電位と記憶電位とが同一になるように参照抵抗素子3cの抵抗値を増加させる（ステップS12）。かかる参照抵抗素子3cの抵抗値の増加は、制御部12において参照電位と記憶電位とを比較しながら制御部12から発せられる参照抵抗制御信号によって徐々に参照抵抗素子3cの抵抗値を増加させていく処理を、参照電位と記憶電位とが同一となるまで続けることによって行う。

【0077】

一方、参照電位よりも記憶電位のほうが低い場合には、参照抵抗素子3cの抵抗値を変更しない。

【0078】

上記ステップS10～ステップS12を全ての抵抗変化記憶素子6について行う（ステップS13）。

【0079】

上記ステップS10～ステップS12を全ての抵抗変化記憶素子6について行うと、最終的には、参照抵抗素子3cの抵抗値が全ての抵抗変化記憶素子6のうちで最も高い低抵抗状態での抵抗値に設定されることになる。これは、上記ステップS12の処理を行うたびごとに、参照抵抗素子3cの抵抗値がそれまでに選択された抵抗変化記憶素子6のうちで最も高い低抵抗状態での抵抗値に変更されていくからである。

【0080】

そこで、全ての抵抗変化記憶素子6について上記ステップS10～S12を行った場合には、その時点での参照抵抗素子3cの抵抗値を低抵抗状態での最高抵抗値 R_{max} として制御部12で記憶しておく（ステップS14）。

【0081】

最後に、高抵抗状態での最低抵抗値 R_{min} と低抵抗状態での最高抵抗値 R_{max} との間の抵抗値に参照抵抗素子3cの抵抗値（参照抵抗値 R_{ref} ）を決定する（ステップS15）。ここで、参照抵抗値 R_{ref} は、高抵抗状態での最低抵抗値 R_{min} と

低抵抗状態での最高抵抗値 R_{\max} との間の抵抗値であればよいが、高抵抗状態での最低抵抗値 R_{\min} と低抵抗状態での最高抵抗値 R_{\max} との中間値がより好ましい。

【0082】

上記した第1の参照抵抗値決定方法では、各抵抗変化記憶素子6の抵抗値を具体的に測定する必要がなく、ただ単に参照電位と記憶電位とを比較し、必要に応じて参照抵抗素子3cの抵抗値を増減させるだけでよく、短時間かつ簡単な操作で参照抵抗値 R_{ref} を決定することができる。

【0083】

なお、上記した第1の参照抵抗値決定方法では、高抵抗状態での最低抵抗値 R_{\min} を先に検出し（ステップS1～ステップS7）、その後、低抵抗状態での最高抵抗値 R_{\max} を検出している（ステップS8～ステップS14）が、これらの順序は逆になってもよい。

【0084】

次に、第2の参照抵抗値決定方法について図8及び図9を参照しながら説明する。

【0085】

まず、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6を用いて高抵抗状態における仮の参照抵抗値 R'_{ref_0} を決定する処理を行う（ステップS20、以下、「高抵抗状態における仮参照抵抗値決定処理」と呼ぶ。）。

【0086】

かかる高抵抗状態における仮参照抵抗値決定処理では、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6（以下、「第一次対象記憶素子」と呼ぶ。）について、高抵抗状態における抵抗値のうちで最も低い抵抗値を高抵抗状態における仮の参照抵抗値 R'_{ref_0} に決定する。

【0087】

具体的には、全ての第一次対象記憶素子について前述した第1の参照抵抗値決定方法（ステップS1～S7）を用いて高抵抗状態における最低抵抗値を求め、その値を高抵抗状態における仮の参照抵抗値 R'_{ref_0} とする。

【0088】

次に、第一次対象記憶素子以外の抵抗変化記憶素子6（以下、「仮対象記憶素子」と呼ぶ。）について、上記高抵抗状態における仮参照抵抗値決定処理で決定した仮の参照抵抗値 R'_{ref0} を用いて抵抗状態を判定し、誤って抵抗状態を判定される抵抗変化記憶素子6を検出する処理を行う（ステップS21、以下、「高抵抗状態における誤判定素子検出処理」と呼ぶ。）。

【0089】

かかる高抵抗状態における誤判定素子検出処理では、図9に示すように、まず、参照抵抗素子3cの抵抗値を高抵抗状態における仮の参照抵抗値 R'_{ref0} に設定する（ステップS30）。かかる設定は、制御部12から発せられる参照抵抗制御信号に基づいて変換器20で参照抵抗素子3cであるnMOSトランジスタのゲート電圧を変更し、これにより、nMOSトランジスタのON抵抗を変更することによって行う。

【0090】

次に、全ての仮対象記憶素子を高抵抗状態にする（ステップS31）。

【0091】

次に、全ての仮対象記憶素子のうちから順に1個の抵抗変化記憶素子6を選択する（ステップS32）。かかる抵抗変化記憶素子6の選択は、制御部12から発せられるアドレス信号に基づいて行アドレスデコーダ15と列アドレスデコーダ16とで複数の抵抗変化記憶素子6のうちから1個の抵抗変化記憶素子6を選択することによって行う。

【0092】

次に、選択された1個の抵抗変化記憶素子6について、参照電位と記憶電位とを比較する（ステップS33）。かかる電位の比較は、制御部12において行う。

【0093】

そして、参照電位よりも記憶電位のほうが低い場合には、その抵抗変化記憶素子6のアドレスを制御部12に記憶する（ステップS34）。

【0094】

一方、参照電位よりも記憶電位のほうが高い場合には、その抵抗変化記憶素子6のアドレスは記憶しない。

【0095】

上記ステップS32～ステップS34を全ての仮対象記憶素子について行う（ステップS35）。

【0096】

上記ステップS32～ステップS34を全ての仮対象記憶素子について行うことによって、仮対象記憶素子のうちで高抵抗状態での抵抗値が仮の参照抵抗値 R'_{ref_0} よりも低くなる抵抗変化記憶素子6が検出される。

【0097】

上記した高抵抗状態における誤判定素子検出処理を行うことによって、第一次対象記憶素子以外の抵抗変化記憶素子6のうちで高抵抗状態での抵抗値が仮の参照抵抗値 R'_{ref_0} よりも低くなるものが検出される（以下、これらの抵抗変化記憶素子6を「第二次対象記憶素子」と呼ぶ。）。

【0098】

次に、第二次対象記憶素子だけを用いて高抵抗状態における最低抵抗値 R_{min} を決定する処理を行う（ステップS22、以下、「高抵抗状態における最低抵抗値決定処理」と呼ぶ。）。

【0099】

かかる高抵抗状態における最低抵抗値決定処理では、第二次対象記憶素子について、高抵抗状態における抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値 R_{min} に決定する。

【0100】

具体的には、全ての第二次対象記憶素子について前述した第1の参照抵抗値決定方法（ステップS1～S7）を用いて高抵抗状態における最低抵抗値を求め、その値を高抵抗状態における最低抵抗値 R_{min} とする。

【0101】

次に、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6を用いて低抵抗状態における仮の参照抵抗値 R'_{ref_1} を決定する処理を行う（ステップS23、以下、「低抵抗状態における仮参照抵抗値決定処理」と呼ぶ。）。

【0102】

かかる低抵抗状態における仮参照抵抗値決定処理では、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6（以下、「第一次対象記憶素子」と呼ぶ。）について、低抵抗状態における抵抗値のうちで最も高い抵抗値を低抵抗状態における仮の参照抵抗値 R'_{ref1} に決定する。

【0103】

具体的には、全ての第一次対象記憶素子について前述した第1の参照抵抗値決定方法（ステップS8～S14）を用いて低抵抗状態における最高抵抗値を求め、その値を低抵抗状態における仮の参照抵抗値 R'_{ref1} とする。

【0104】

次に、第一次対象記憶素子以外の抵抗変化記憶素子6（以下、「仮対象記憶素子」と呼ぶ。）について、上記低抵抗状態における仮参照抵抗値決定処理で決定した仮の参照抵抗値 R'_{ref1} を用いて抵抗状態を判定し、誤って抵抗状態を判定される抵抗変化記憶素子6を検出する処理を行う（ステップS24、以下、「低抵抗状態における誤判定素子検出処理」と呼ぶ。）。

【0105】

かかる低抵抗状態における誤判定素子検出処理では、前述した高抵抗状態における誤判定素子検出処理（図9参照）と同様に、まず、参照抵抗素子3cの抵抗値を低抵抗状態における仮の参照抵抗値 R'_{ref1} に設定する。かかる設定は、制御部12から発せられる参照抵抗制御信号に基づいて変換器20で参照抵抗素子3cであるnMOSトランジスタのゲート電圧を変更し、これにより、nMOSトランジスタのON抵抗を変更することによって行う。

【0106】

次に、全ての仮対象記憶素子を低抵抗状態にする。

【0107】

次に、全ての仮対象記憶素子のうちから順に1個の抵抗変化記憶素子6を選択する。かかる抵抗変化記憶素子6の選択は、制御部12から発せられるアドレス信号に基づいて行アドレスデコーダ15と列アドレスデコーダ16とで複数の抵抗変化記憶素子6のうちから1個の抵抗変化記憶素子6を選択することによって行う。

【0108】

次に、選択された1個の抵抗変化記憶素子6について、参照電位と記憶電位とを比較する。かかる電位の比較は、制御部12において行う。

【0109】

そして、参照電位よりも記憶電位のほうが高い場合には、その抵抗変化記憶素子6のアドレスを制御部12に記憶する。

【0110】

一方、参照電位よりも記憶電位のほうが低い場合には、その抵抗変化記憶素子6のアドレスは記憶しない。

【0111】

上記した処理を全ての仮対象記憶素子について行う。これにより、仮対象記憶素子のうちで低抵抗状態での抵抗値が仮の参照抵抗値 R'_{ref1} よりも高くなる抵抗変化記憶素子6が検出される。

【0112】

上記した低抵抗状態における誤判定素子検出処理を行うことによって、第一次対象記憶素子以外の抵抗変化記憶素子6のうちで低抵抗状態での抵抗値が仮の参照抵抗値 R'_{ref1} よりも高くなるものが検出される（以下、これらの抵抗変化記憶素子6を「第二次対象記憶素子」と呼ぶ。）。

【0113】

次に、第二次対象記憶素子だけを用いて低抵抗状態における最高抵抗値 R_{max} を決定する処理を行う（ステップS25、以下、「低抵抗状態における最高抵抗値決定処理」と呼ぶ。）。

【0114】

かかる低抵抗状態における最高抵抗値決定処理では、第二次対象記憶素子について、低抵抗状態における抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値 R_{max} に決定する。

【0115】

具体的には、全ての第二次対象記憶素子について前述した第1の参照抵抗値決定方法（ステップS8～S14）を用いて低抵抗状態における最高抵抗値を求め、その値を低抵抗状態における最高抵抗値 R_{max} とする。

【0116】

次に、最終的な参照抵抗値 R_{ref} を決定する処理を行う（ステップS26、以下、「本参照抵抗値決定処理」と呼ぶ。）。

【0117】

かかる本参照抵抗値決定処理では、高抵抗状態での抵抗値のうち最も低い抵抗値（最低抵抗値 R_{min} ）と低抵抗状態での抵抗値のうち最も高い抵抗値（最高抵抗値 R_{max} ）との間の抵抗値に参照抵抗値 R_{ref} を決定する。

【0118】

具体的には、最低抵抗値 R_{min} と最高抵抗値 R_{max} との平均値（中間値）を求め、その値を最終的な参照抵抗値 R_{ref} に決定する。

【0119】

なお、上記第2の参照抵抗値決定方法では、高抵抗状態での検出（ステップS20～ステップS22）を先に行い、その後、低抵抗状態での検出（ステップS23～ステップS25）を行っているが、これらの順序は逆になってもよい。

【0120】

このように、上記第2の参照抵抗値決定方法では、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6について高抵抗状態での最も低い抵抗値を求め、その抵抗値を仮の参照抵抗値 R'_{ref0} として設定し、残りの抵抗変化記憶素子6について、高抵抗状態での抵抗値が前記仮の参照抵抗値 R'_{ref0} よりも低いと判定される抵抗変化記憶素子6の抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値 R_{min} とし、一方、複数の抵抗変化記憶素子6のうちの一部の抵抗変化記憶素子6について低抵抗状態での最も高い抵抗値を求め、その抵抗値を仮の参照抵抗値 R'_{ref1} として設定し、残りの抵抗変化記憶素子6について、低抵抗状態での抵抗値が前記仮の参照抵抗値 R'_{ref1} よりも高いと判定される抵抗変化記憶素子6の抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値 R_{max} とし、前記高抵抗状態における最低抵抗値 R_{min} と低抵抗状態における最高抵抗値 R_{max} との間の抵抗値を参照抵抗値 R_{ref} に決定している

そのため、参照抵抗値 R_{ref} を決定するまでに要する抵抗変化記憶素子6の抵抗値の検出回数を低減することができ、短時間で参照抵抗値 R_{ref} を決定するこ

とができる。

【0121】

ここで、上記第2の参照抵抗値決定方法によれば、高抵抗状態における最低抵抗値 R_{\min} 又は低抵抗状態における最高抵抗値 R_{\max} を決定するまでに要する抵抗変化記憶素子6の抵抗値の検出回数は、第一次対象記憶素子の個数と第二次対象記憶素子の個数との総和（以下、「総検出個数」と呼ぶ。）になる。

【0122】

そこで、総検出個数を可及的に小さくすることができる第一次対象記憶素子の個数について以下に説明する。

【0123】

抵抗変化記憶素子6の抵抗値が正規分布に従うと仮定する。正規分布は次式で表される。

【0124】

【数1】

$$D(x, \mu, \sigma) = \frac{1}{\sqrt{2\pi}\sigma} \exp \left[-\frac{(x - \mu)^2}{2\sigma^2} \right] \quad (1)$$

ここで、 x は抵抗値、 μ は平均値、 σ は標準偏差である。

【0125】

全ての抵抗変化記憶素子6の個数を N_0 、第一次対象記憶素子の個数を N_1 とすると、仮参照抵抗値決定処理での最大値が x_{\max} である確率は次式で表される。

【0126】

【数2】

$$P(x_{\max}) = N_1 D(x_{\max}, \mu, \sigma) \left[\int_{-\infty}^{x_{\max}} D(x, \mu, \sigma) dx \right]^{N_1 - 1} \quad (2)$$

したがって、最大値の期待値は次式で表される。

【0127】

【数3】

$$\overline{x_{\max}} = \int_{-\infty}^{\infty} x_{\max} P(x_{\max}) dx_{\max} \quad (3)$$

これを図示したものが図10であり、図10は第一次対象記憶素子の個数 N_1 と仮参照抵抗値決定処理で検出される最大抵抗値との関係を示しており、かかる図から第一次対象記憶素子の個数 N_1 が多くなるにつれてより大きな最大抵抗値を検出できることがわかる。

【0128】

そして、仮参照値決定処理で検出される最大抵抗値に基づいて誤判定素子検出処理を行うと、第二次対象記憶素子の個数 N_2 は次式で表される。

【0129】

【数4】

$$N_2 = N_0 \int_{x_{\max}}^{\infty} D(x, \mu, \sigma) dx \quad (4)$$

以上のことから、第一次対象記憶素子の個数 N_1 と第二次対象記憶素子の個数 N_2 との関係を示すと図11のようになり、第一次対象記憶素子の個数 N_1 が多くなるにつれて第二次対象記憶素子の個数 N_2 が少なくなることがわかる。

【0130】

総検出個数 N は、第一次対象記憶素子の個数 N_1 と第二次対象記憶素子の個数 N_2 との総和であるから、それを図示すると図12のようになる。図12からわかるように、全ての抵抗変化記憶素子6の個数 N_0 （図12には、 N_0 が1kb、4kb、16kb、64kb、256kbの各場合について示している）に応じて総検出個数 N が最小個数となる第一次対象記憶素子の個数 N_1 が存在していることがわかる。

【0131】

したがって、図12より最適な第一次対象記憶素子の個数 N_1 を選択すれば、総検出個数 N を最小にすることができ、より一層短時間で高抵抗状態における最低抵抗値 R_{\min} や低抵抗状態における最高抵抗値 R_{\max} を決定することができ、これにより、参照抵抗値も一層短時間で決定することができる。

【0132】

例えば、全ての抵抗変化記憶素子6の個数 N_0 が16kbの場合には、第一次対象記憶素子の個数 N_1 を100個とすると、第二次対象記憶素子の個数 N_2 は約100個となり、総検出個数 N は約200個となる。これは、16kb分の全ての抵抗変化記憶素

子 6 について抵抗値を検出した場合に比べて $1/82$ の検出回数で高抵抗状態における最低抵抗値 R_{\min} 又は低抵抗状態における最高抵抗値 R_{\max} を検出できることになる。

【0133】

また、上記本参照抵抗値決定処理では、全ての第二次対象記憶素子について処理しているが、ここでも、第二次対象記憶素子の一部について再び仮参照抵抗値決定処理を行い、残りの素子について本参照抵抗値決定処理を行うようにすれば、さらに総検出個数 N を減らすことができる。

【0134】

例えば、全ての抵抗変化記憶素子 6 の個数 N_0 が 16kb の場合には、第一次対象記憶素子の個数 N_1 を 17 個とすると、第二次対象記憶素子の個数 N_2 は約 590 個となり、そのうちの 16 個について再び仮参照抵抗値決定処理を行えば、本参照抵抗値決定処理の対象となる素子の個数は約 21 個となり、総検出個数 N は約 54 個となる。これは、16kb 分の全ての抵抗変化記憶素子 6 について抵抗値を検出した場合に比べて $1/300$ の検出回数で高抵抗状態における最低抵抗値 R_{\min} 又は低抵抗状態における最高抵抗値 R_{\max} を検出できることになる。

【0135】

【発明の効果】

本発明は、以上に説明したような形態で実施され、以下に記載されるような効果を奏する。

【0136】

すなわち、本発明では、請求項 1 に係る本発明では、参照抵抗素子の抵抗値を変更できるようにしているため、抵抗変化記憶素子の抵抗値に個体差が生じても抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗素子の間に参照抵抗素子の抵抗値を変更することによって、抵抗変化記憶素子の記憶状態を正確に判定することができ、抵抗変化記憶素子に記憶したデータを正確に読出すことができる。

【0137】

また、請求項 2 に係る本発明では、2 つの異なる電位に設定された基準電位端

子間に、抵抗素子と参照抵抗素子とを直列接続してなる参照回路と、抵抗素子と抵抗変化記憶素子とを直列接続してなる記憶回路とを並列接続し、しかも、参照抵抗素子は、抵抗値を変更できるように構成しているため、簡単かつ安価な回路構成でありながら、抵抗変化記憶素子の抵抗値に個体差が生じても抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗素子の間に参照抵抗素子の抵抗値を変更することによって、抵抗変化記憶素子の記憶状態を正確に判定することができ、抵抗変化記憶素子に記憶したデータを正確に読出すことができる。

【0138】

また、請求項3に係る本発明では、記憶回路の抵抗素子の抵抗値を変更できるようにしているため、記憶回路の抵抗素子の抵抗値を増減することで抵抗変化記憶素子に印加される電圧を増減することができ、抵抗変化記憶素子に印加される電圧を最適な電圧に調整することができ、抵抗変化記憶素子の長寿命化を図ることができる。

【0139】

また、請求項4に係る本発明では、参照回路の抵抗素子の抵抗値を記憶回路の抵抗素子の抵抗値と同一の抵抗値に変更できるようにしているため、抵抗変化記憶素子に印加される電圧と参照抵抗素子に印加される電圧とを同一にすることによって、参照抵抗素子の抵抗値がそのまま抵抗変化記憶素子の抵抗値となり、参照抵抗素子の抵抗値を測定すれば抵抗変化記憶素子の抵抗値を測定したことになり、抵抗変化記憶素子の抵抗値を間接的に測定することができ、これにより、抵抗変化記憶素子での記憶状態を直ちに判定することができる。

【0140】

また、請求項5に係る本発明では、参照回路の抵抗素子と参照抵抗素子との接続部の電位を参照電位とし、記憶回路の抵抗素子と抵抗変化記憶素子との接続部の電位を記憶電位とし、参照電位と記憶電位とを比較して、記憶電位が参照電位よりも高い場合には抵抗変化記憶素子の抵抗状態を高抵抗状態と判定し、一方、記憶電位が参照電位よりも低い場合には抵抗変化記憶素子の抵抗状態を低抵抗状態と判定するようにしているため、参照電位と記憶電位との電位差から抵抗変化記憶素子での抵抗状態を判定することができ、抵抗変化記憶素子での抵抗状態の

判定を比較的簡単かつ安価な回路構成で行うことができる。

【0141】

また、請求項6に係る本発明では、抵抗変化記憶素子の高抵抗状態での抵抗値のうち最も低い抵抗値と低抵抗状態での抵抗値のうち最も高い抵抗値との間の抵抗値に参照抵抗値を決定しているため、抵抗変化記憶素子の抵抗値に個体差が生じても抵抗変化記憶素子の高抵抗状態での抵抗値と低抵抗状態での抵抗値の間に参照抵抗素子の抵抗値を設定することができ、これにより、抵抗変化記憶素子の記憶状態を正確に判定することができ、抵抗変化記憶素子に記憶したデータを正確に読出すことができる。

【0142】

また、請求項7に係る本発明では、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について高抵抗状態での最も低い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、高抵抗状態での抵抗値が前記仮の参照抵抗値よりも低いと判定される抵抗変化記憶素子の抵抗値のうちで最も低い抵抗値を高抵抗状態における最低抵抗値とし、一方、複数の抵抗変化記憶素子のうちの一部の抵抗変化記憶素子について低抵抗状態での最も高い抵抗値を求め、その抵抗値を仮の参照抵抗値として設定し、残りの抵抗変化記憶素子について、低抵抗状態での抵抗値が前記仮の参照抵抗値よりも高いと判定される抵抗変化記憶素子の抵抗値のうちで最も高い抵抗値を低抵抗状態における最高抵抗値とし、前記高抵抗状態における最低抵抗値と低抵抗状態における最高抵抗値との間の抵抗値を参照抵抗値に決定しているため、参照抵抗値を決定するまでに要する抵抗変化記憶素子の抵抗値の検出回数を低減することができ、短時間で参照抵抗値を決定することができる。

【図面の簡単な説明】

【図1】

本発明に係る記憶装置を示す回路図。

【図2】

センサンプを付加した記憶装置の回路図。

【図3】

他実施例としての記憶回路を示す回路図。

【図 4】

他実施例としての記憶回路を示す回路図。

【図 5】

他実施例としての記憶回路を示す回路図。

【図 6】

抵抗変化記憶素子の抵抗状態を示す説明図。

【図 7】

第 1 の参照抵抗値決定方法を説明するフローチャート。

【図 8】

第 2 の参照抵抗値決定方法を説明するフローチャート。

【図 9】

第 2 の参照抵抗値決定方法における誤判定素子検出処理を説明するフローチャート。

【図 1 0】

第一次対象記憶素子の個数 N_1 と仮参照抵抗値決定処理において検出される最大抵抗値との関係を示すグラフ。

【図 1 1】

第一次対象記憶素子の個数 N_1 と第二次対象記憶素子の個数 N_2 との関係を示すグラフ。

【図 1 2】

第一次対象記憶素子の個数 N_1 と総検出個数 N との関係を示すグラフ。

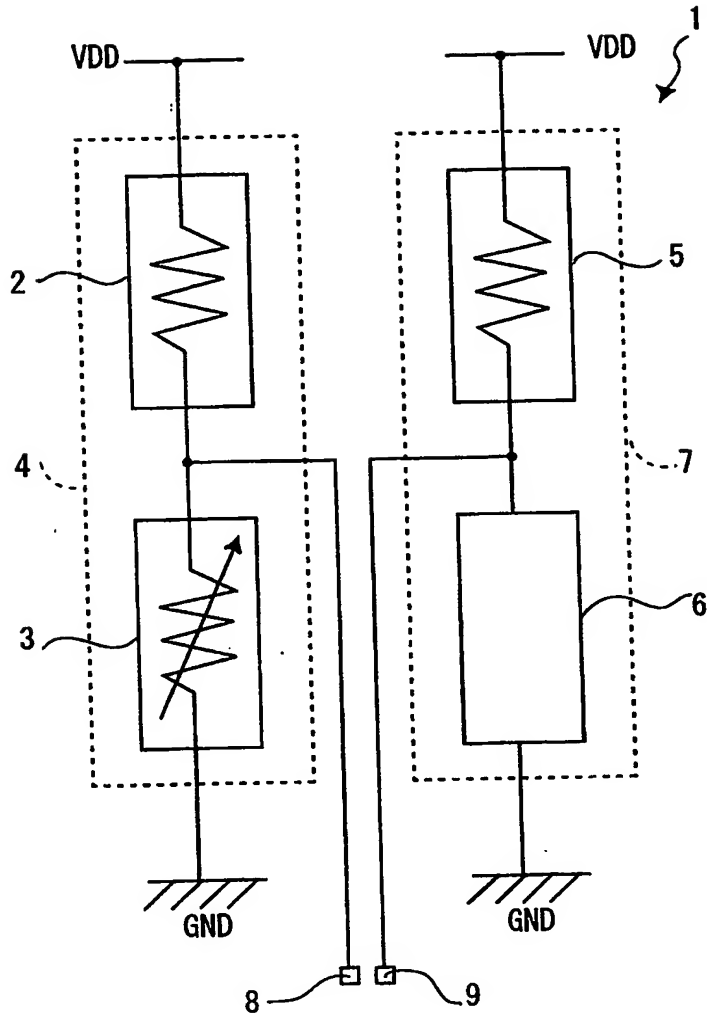
【符号の説明】

- 1 記憶装置
- 2 第 1 の抵抗素子
- 3 参照抵抗素子
- 4 参照回路
- 5 第 2 の抵抗素子
- 6 抵抗変化記憶素子

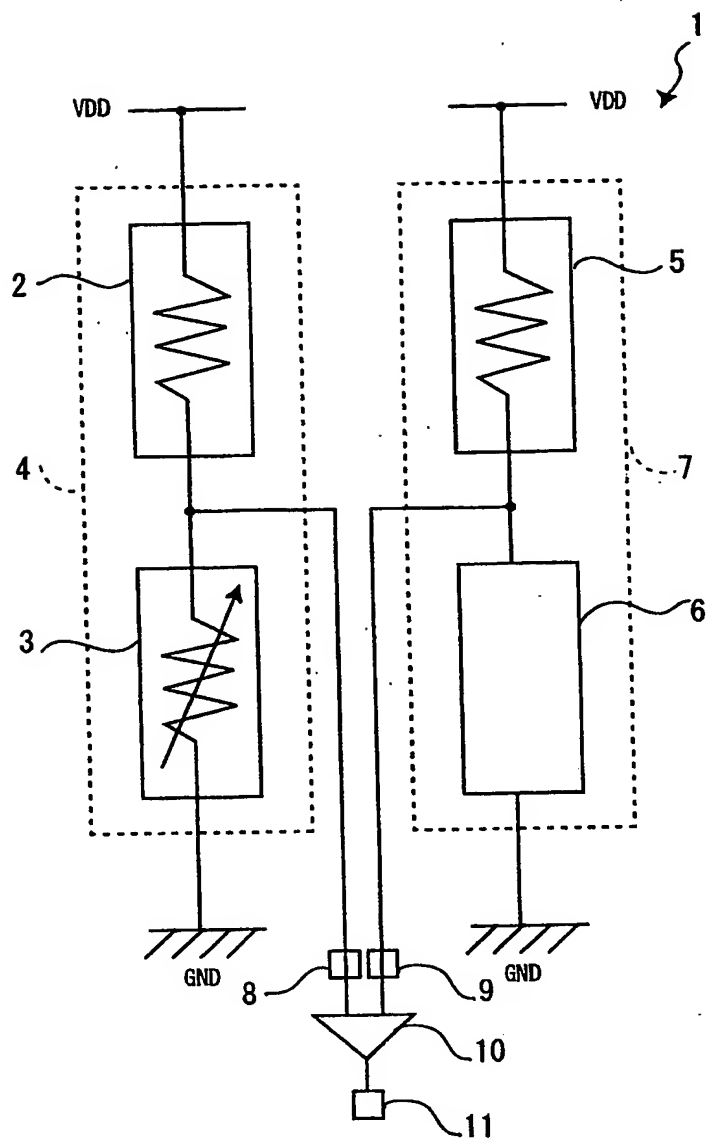
- 7 記憶回路
- 8 参照電位端子
- 9 記憶電位端子
- 12 制御部
- 13 抵抗制御信号線
- 14 参照抵抗制御信号線
- 15 行アドレスデコーダ
- 16 列アドレスデコーダ
- 17,18 アドレス信号線
- 19,20 変換器

【書類名】 図面

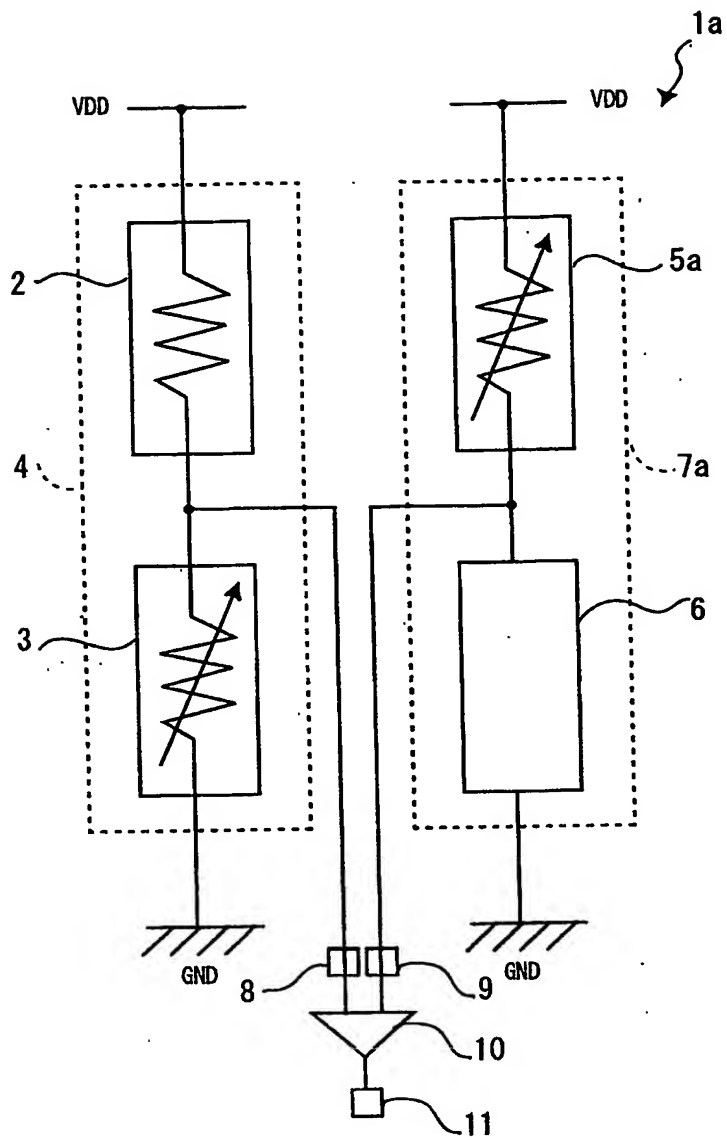
【図 1】



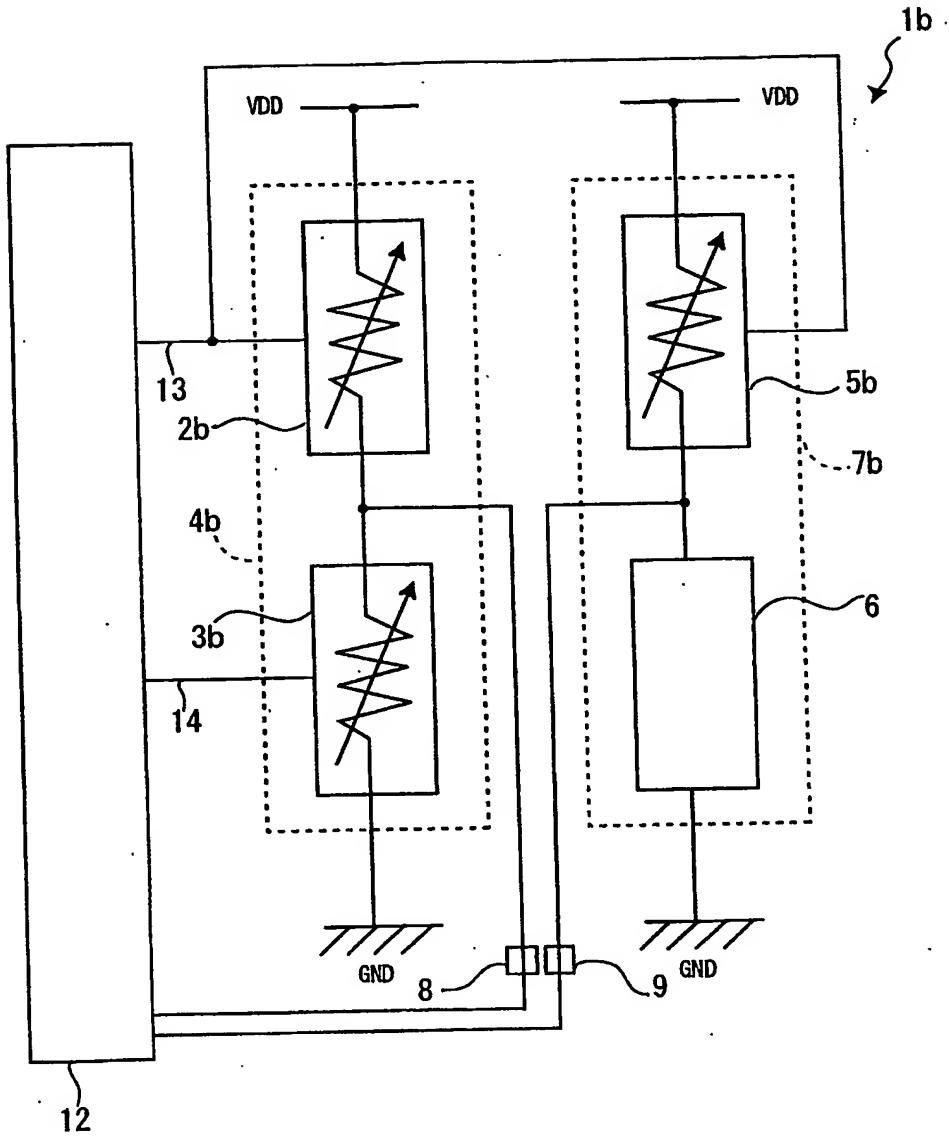
【図 2】



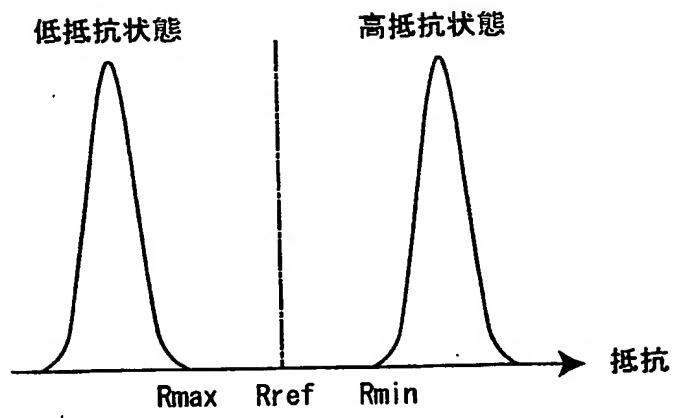
【図 3】



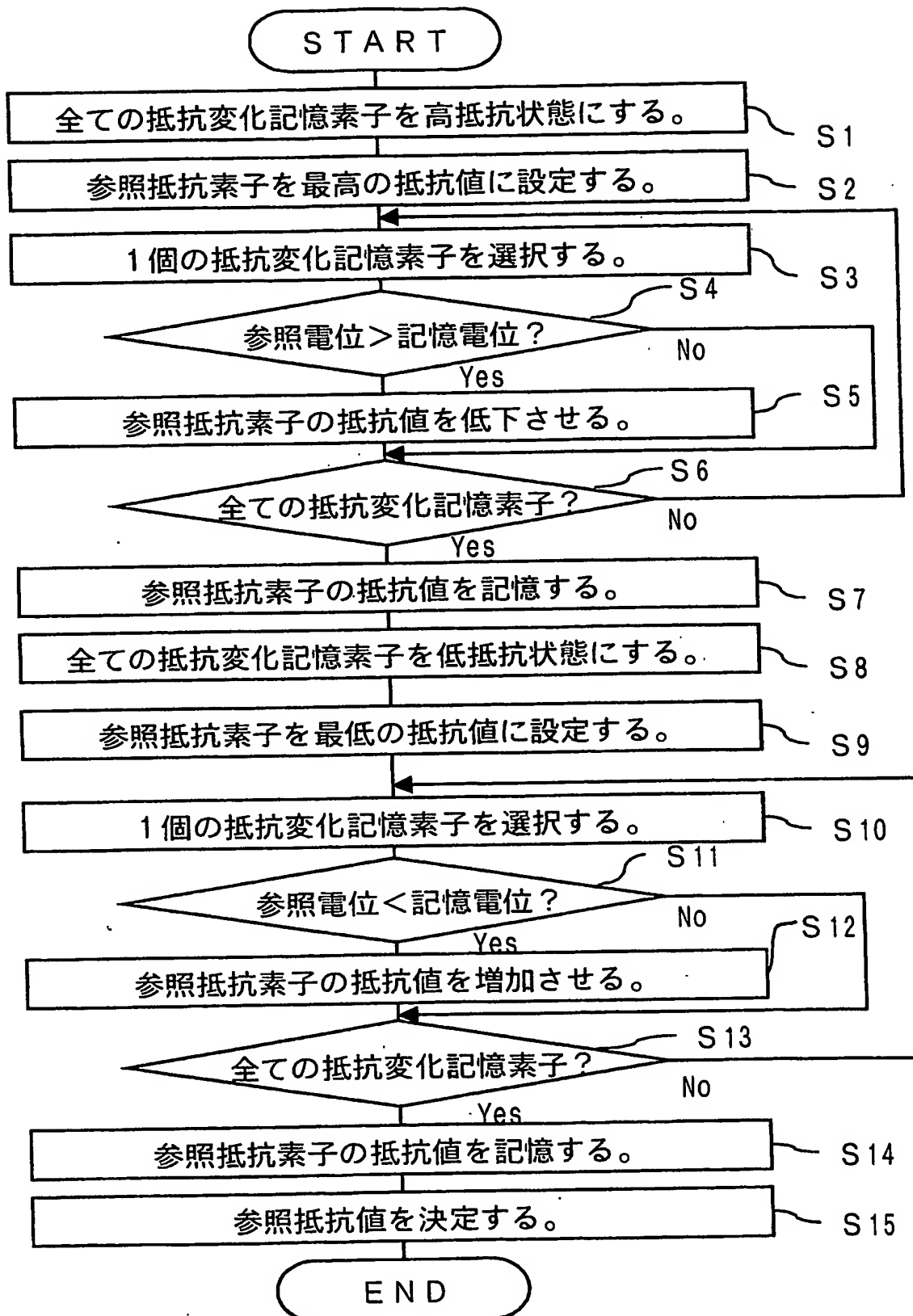
【図 4】



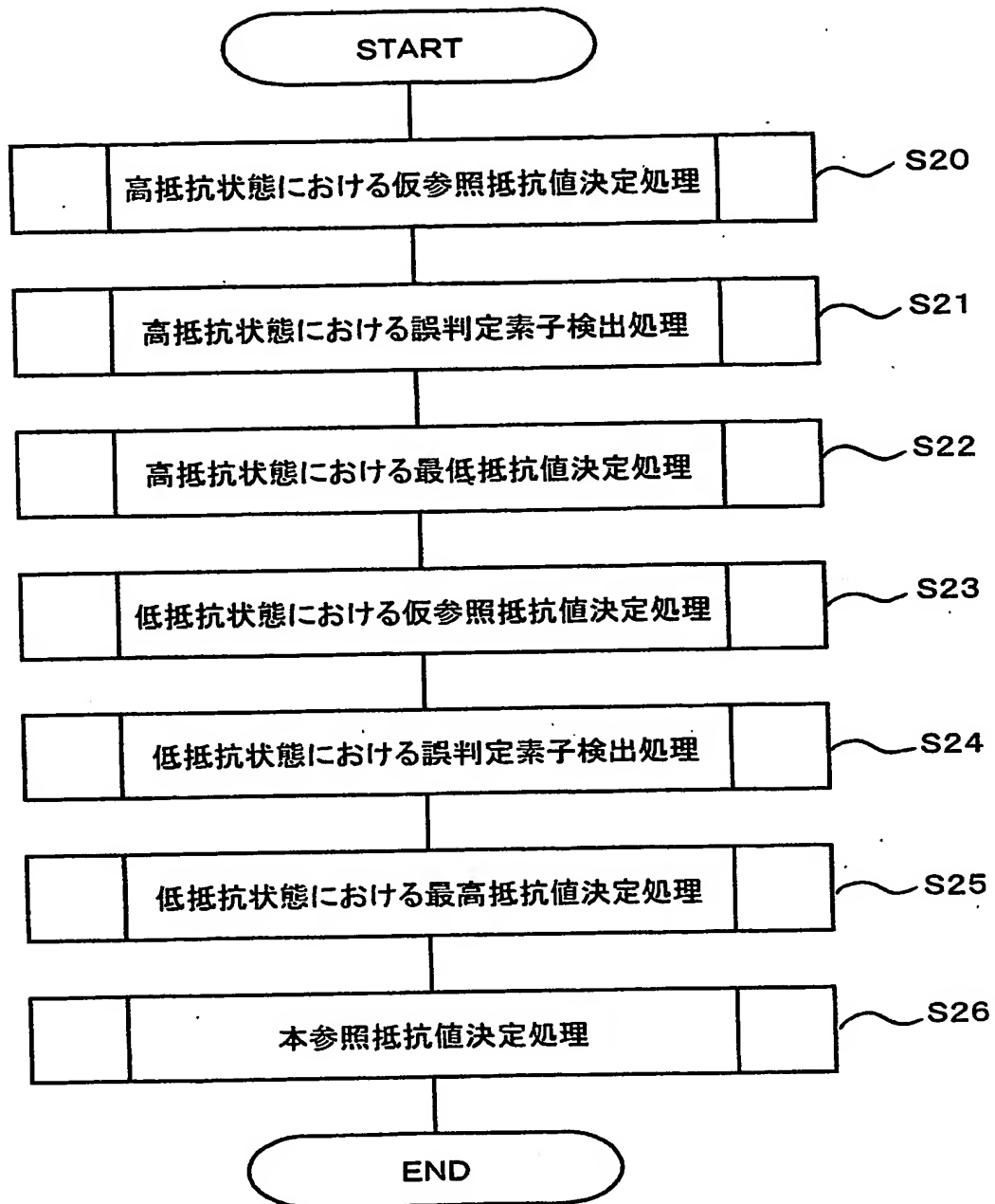
【图6】



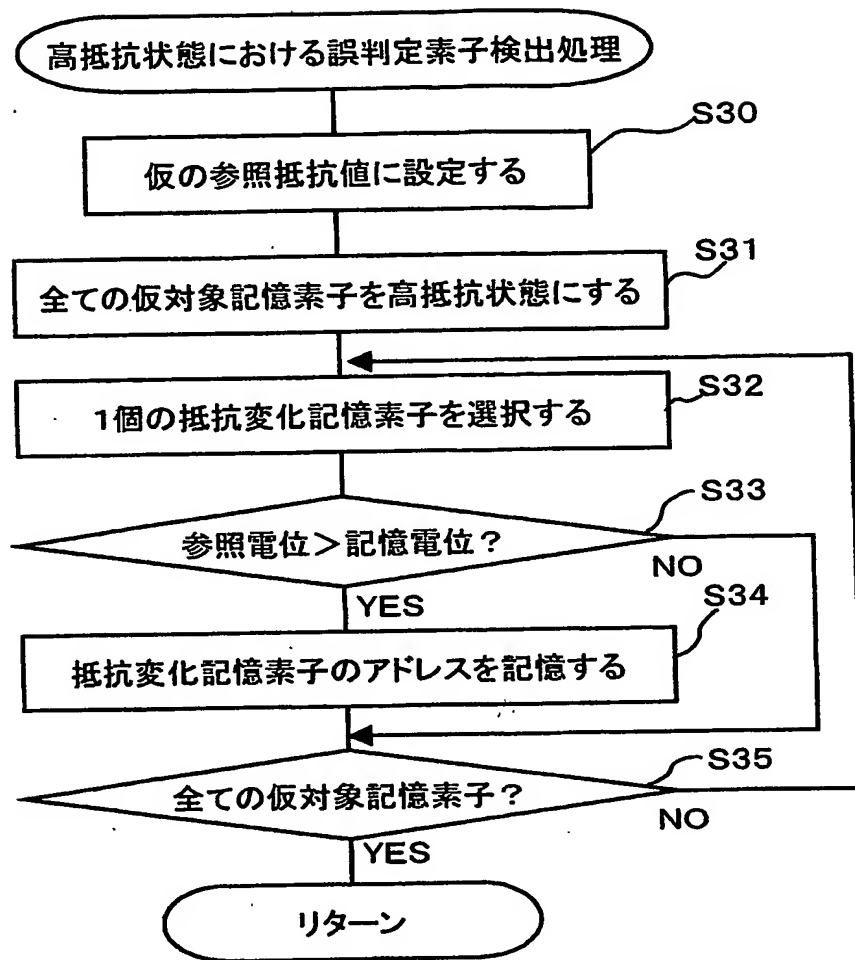
【図 7】



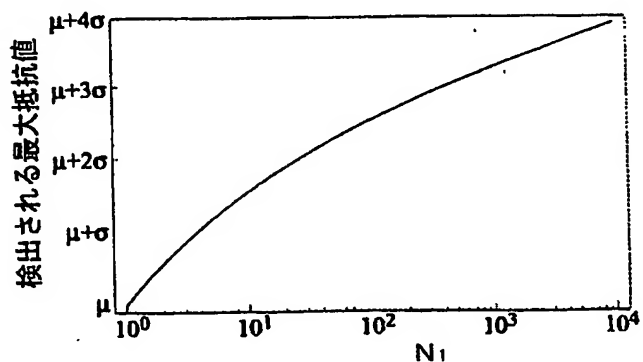
【図 8】



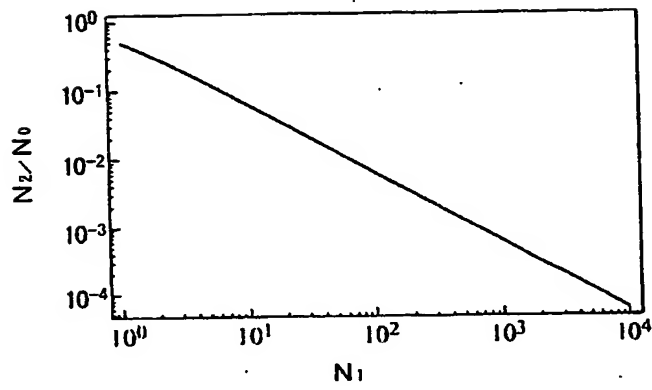
【図9】



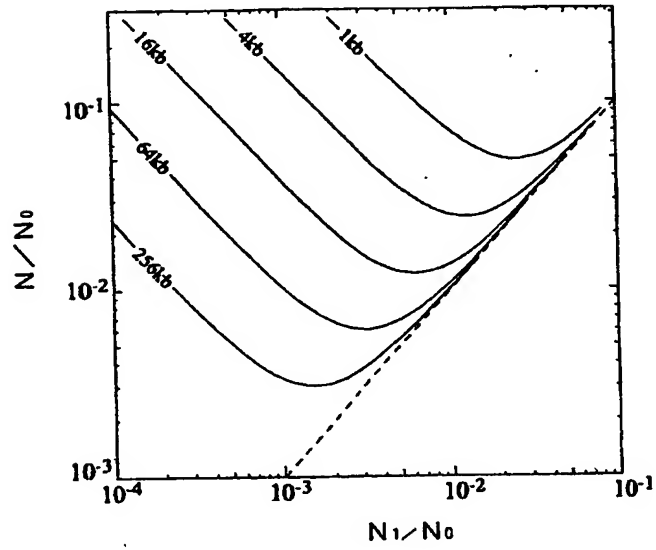
【図10】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 抵抗変化記憶素子に記憶したデータを正確に読出すことができる記憶装置を提供すること。

【解決手段】 本発明では、記憶する2種類のデータに応じて参照抵抗素子の抵抗値よりも抵抗値が高くなる高抵抗状態と参照抵抗素子の抵抗値よりも抵抗値が低くなる低抵抗状態とに変化する抵抗変化記憶素子を用いた記憶装置において、2つの異なる電位に設定された基準電位端子間に、抵抗素子と参照抵抗素子とを直列接続してなる参照回路と、抵抗素子と抵抗変化記憶素子とを直列接続してなる記憶回路とを並列接続し、しかも、参照抵抗素子は、抵抗値を変更できるべく構成することにした。

【選択図】 図1

特2002-115010

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.